

Verificación de un Oscilador Controlado por Tensión (VCO)

1.1 Descripción

En el presente trabajo se propone un método de verificación de un circuito integrado, basado en la utilización de un PCB diseñado con tal fin. El circuito integrado a verificar es un oscilador controlado por tensión (VCO). Se cuenta con diversas topologías, las cuales serán evaluadas independientemente. Este tipo de arquitecturas se utilizan en técnicas de reloj PLL para generar relojes internos en chips y sirven, por ejemplo, si se requiere operar el reloj interno del circuito integrado a una frecuencia superior que aquella de la entrada del reloj externo.

1.2 Modo de funcionamiento

El circuito integrado (CI) en cuestión consta de cuatro osciladores variables controlados por tensión. El CI cuenta con una entrada Vcontrol, que es la encargada de controlar la frecuencia de los osciladores propiamente dichos. De esta manera, dicha entrada se encuentra conectada con la referencia de tensión de todos los VCOs del circuito. Vcontrol es una entrada del tipo analógico y puede variar en el rango de GND a VDD, siendo mayor la frecuencia de salida a medida que aumenta el valor de tensión.

Por otra parte, cada oscilador cuenta con su propia tensión de alimentación VDD1 a VDD4, respectivamente; compartiendo todos ellos la misma tensión de referencia, GND.

Finalmente la salida de cada oscilador es independiente de las demás, siendo ellas OUT1 a OUT4.

1.3 Arquitectura

Se cuenta básicamente con dos tipos de arquitecturas de osciladores variables por tensión. En la primera topología se utiliza el llamado *Current Starved Inverter*. En la figura 1 se muestra el diagrama en bloques funcionales de dicha estructura. La misma está compuesta por una cadena de inversores CMOS, cuidando que la cantidad total de etapas utilizadas sea un número impar. La salida de dicha cadena se realimenta con la entrada, creando así un estado metaestable.

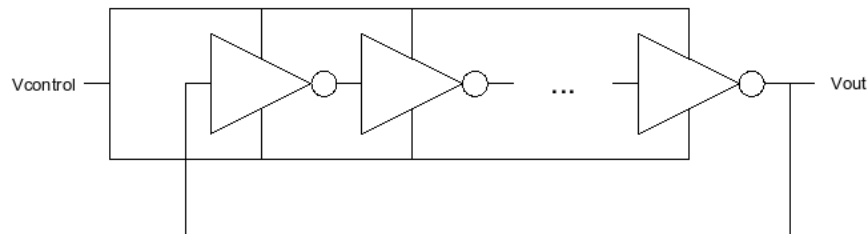


Figura 1: Diagrama en bloques del VCO Current Starved Inverter básico.

La cantidad de etapas inversoras utilizadas determinará la frecuencia de oscilación del circuito, para una entrada de tensión de control determinada. Para poder controlar la frecuencia de oscilación externamente, la entrada de tensión de control entra a una etapa diferencial de la cual se cuelgan los inversores CMOS mencionados anteriormente. De esta manera, al limitar la corriente de

carga y descarga de los inversores, se puede controlar su tiempo de trepada, así como su tiempo de caída, y en consecuencia la velocidad de propagación de la señal a través de las diferentes etapas. En la figura 2 se muestra el retardo de propagación como función de la entrada de tensión de control.

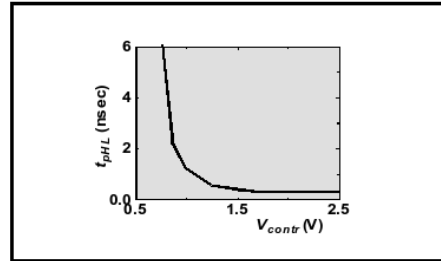


Figura 2: Retardo de propagación como función de la entrada de control.

Como consecuencia del cambio en la velocidad de propagación, aparece un cambio en la frecuencia de salida del oscilador, que es lo que estábamos buscando. En la figura 3 se puede observar el circuito final del oscilador, donde la línea de puntos se corresponde con una cantidad impar de etapas.

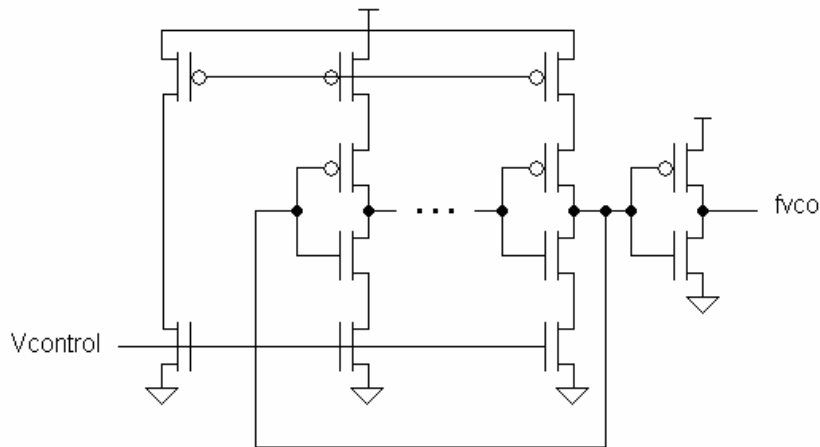


Figura 3: VCO Current Starved Inverter básico.

En la segunda topología a utilizar en el presente laboratorio, se utiliza una estructura similar a la anterior, pero en este caso la oscilación se basa en la cascada de dos celdas de retardo diferenciales con salida doble. Dicha celda se muestra en la figura 4.

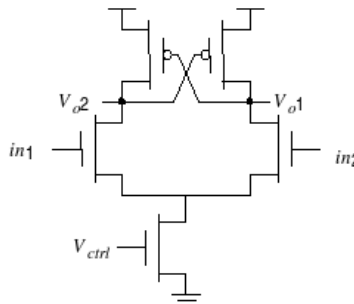


Figura 4: Celda de retardo diferencial.

Si cruzamos las salidas de la primera celda con las entradas de la segunda, y realimentamos las salidas de esta última a la entrada de la primera, obtenemos una oscilación mantenida, la cual podemos aprovechar en nuestro oscilador variable por tensión. Dicha configuración se muestra en la figura 5. Para lograr controlar la frecuencia de oscilación, al igual que en el esquema anterior, se controla la corriente con la cual se carga y descarga cada una de las ramas de la celda básica. Dicho control se realiza a través de un transistor CMOS, tal como se puede observar a partir de la figura 4.

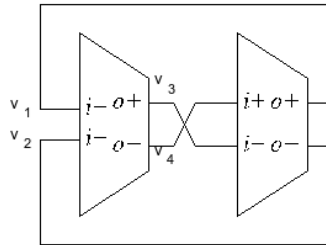


Figura 5: Oscilador variable por tensión de dos etapas.

1.4 Descripción de Entradas/Salidas

El circuito integrado a ensayar viene en un encapsulado del tipo DIP 40. Para nuestra aplicación se utilizan 11 de las 40 patas. A su vez, para conectar cada uno de los pines del encapsulado con el CI, se utilizan los pads. Hay varios tipos de pads, como se muestra en la Fig. 6. Por otra parte, es necesario alimentar los inversores y los buffers de los pads. Para esto se utiliza una entrada especial VDD_Pad, de manera que hay dos tipos de entradas de alimentación, una para cada uno de los circuitos osciladores y otra para los pads.

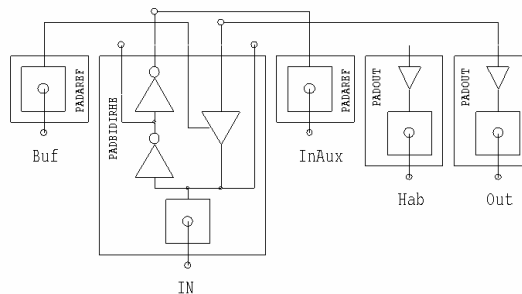


Figura 6: Pads de Salidas y Entradas.

A continuación se detalla cada una de las entradas y salidas del circuito integrado, así como la función que cumplen.

Entradas del circuito:

- Pad_Vdd:** Entrada de alimentación de los pads
- Gnd:** Entrada de la tensión de referencia de los pads y de los circuitos
- Vcontrol:** Entrada de la tensión de control de los osciladores
- VDD1-VDD4:** Entrada de alimentación de los circuitos osciladores

Salidas del circuito:

- Out1-Out4:** Salidas de los osciladores

1.5 Verificación

Con el fin de poder verificar el correcto funcionamiento del CI, así como realizar el presente laboratorio, se diseñó una placa de testeo. El circuito de dicha placa se muestra en la figura 7.

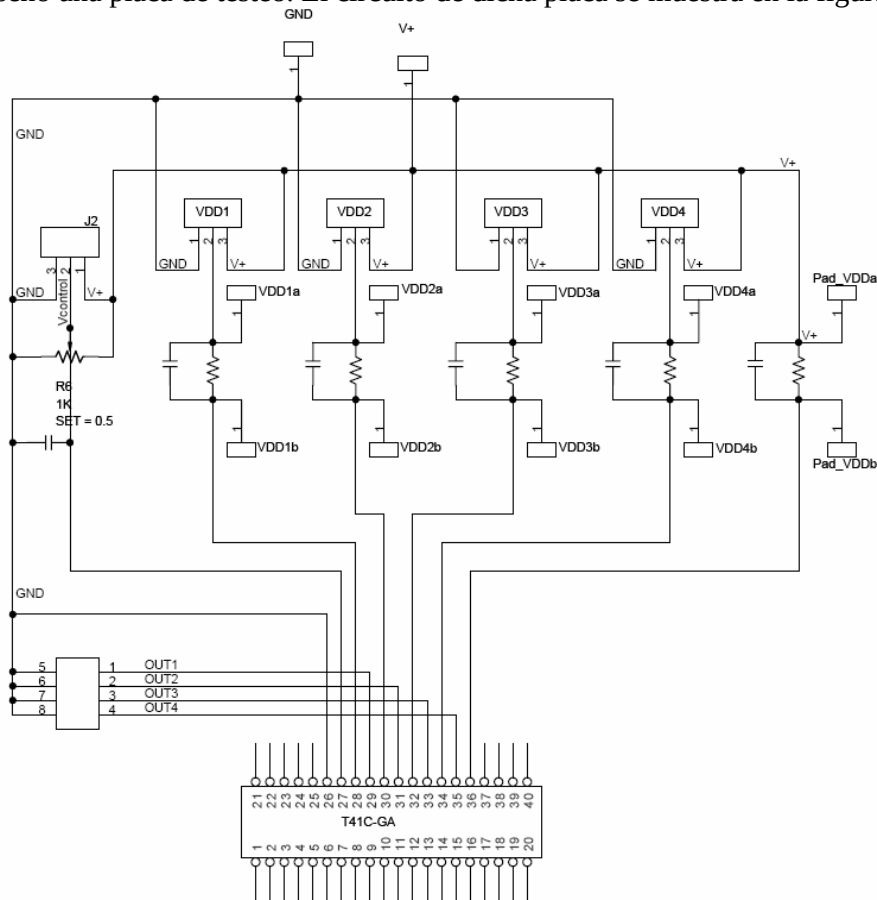


Figura 7: Circuito placa de prueba.

La distribución de componentes de la placa es mostrada en la figura 8.

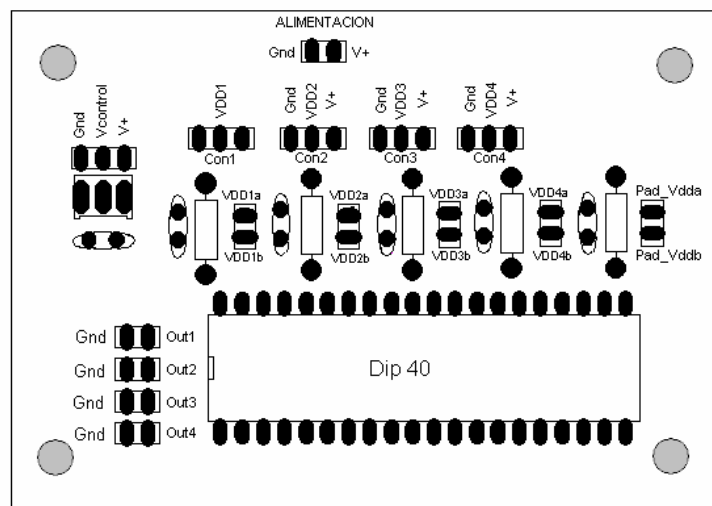


Figura 8: Componentes de la placa de testeo.

Para poder medir el consumo de potencia, se debe medir la tensión sobre una resistencia puesta en serie con la alimentación. Para seleccionar el circuito a utilizar, se coloca un *jumper* según se desee en Con1-Con4.

En la Tabla 1 se muestran los pines del chip utilizado.

Tabla 1: Circuito Integrado T41C-GA.

Oscilador Controlado por Tensión (VCO)			
Patatas Encapsulado VCO			
NC	1	21	NC
NC	2	22	NC
NC	3	23	NC
NC	4	24	NC
NC	5	25	NC
NC	6	26	Gnd
NC	7	27	Vcontrol
NC	8	28	VDD1
NC	9	29	Out1
NC	10	30	VDD2
NC	11	31	Out2
NC	12	32	VDD3
NC	13	33	Out3
NC	14	34	VDD4
NC	15	35	Out4
NC	16	36	Pad_Vdd
NC	17	37	NC
NC	18	38	NC
NC	19	39	NC
NC	20	40	NC

1.5.1 Procedimiento de verificación

Se propone un proceso simplificado de testeo, verificando el consumo de potencia dinámica y estática para cada tipo de oscilador. También se analizará la variación de la frecuencia en función de la tensión de control. Además se observarán las formas de onda y amplitudes resultantes.

1. Configure los conectores del PCB de manera que los circuitos no consuman corriente. **La alimentación es de 3.3 V (en ningún caso se debe superar esta tensión).**
2. Configure los pines anteriores de manera tal de alimentar uno de los osciladores, pero estableciendo un estado de reposo (*es decir, las entradas del circuito son tales que este no evoluciona*).
 - a. Mida a partir de los pines del PCB el consumo en reposo (*medición de DC*).
 - b. Repita para el resto de los circuitos.

-
3. Configurar los pines anteriores de manera tal de alimentar uno de los osciladores, pero esta vez estableciendo una frecuencia de trabajo arbitraria.
 - a. Verifique la funcionalidad de los diferentes osciladores (*forma de onda, amplitud y frecuencia*)
 - b. Elija un oscilador obtenga la curva frecuencia como función de la tensión de control.
 4. Configurar los pines de manera tal de alimentar uno de los osciladores, estableciendo una frecuencia cualquiera.
 - a. Mida el consumo sobre los pads (*medición de DC y AC*).
 - b. Estime, tabule y grafique los consumos (*medición de DC y AC*).
 - c. Repita el procedimiento para una frecuencia superior y otra inferior.
 5. Configurar los pines de manera tal de alimentar uno de los osciladores, estableciendo alguna de las frecuencias utilizadas en el punto anterior.
 - a. Conecte un condensador de carga, cuyo valor es conocido a la salida del oscilador.
 - b. Mida el consumo sobre los pads (*medición de DC y AC*).
 - c. Mida el consumo sobre el oscilador (*medición de DC y AC*).
 - d. Estime a partir de los valores de frecuencia y capacidad el aumento de la disipación de potencia dinámica.
 6. Estime, tabule y grafique los consumos del chip. Elabore conclusiones.